



# بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِیْمِ



ریز پردازنده

جلسه پنجم

کارشناسی سخت افزار ترم ۲

مهدیه نیری

# فهرست مطالب

- حل تمرین
- رفع اشکال
- ارائه

# تمرین ۱

• کد گیت and دو ورودی را بنویسید که هر کدام از ورودی ها ۴ بیت هستند؟

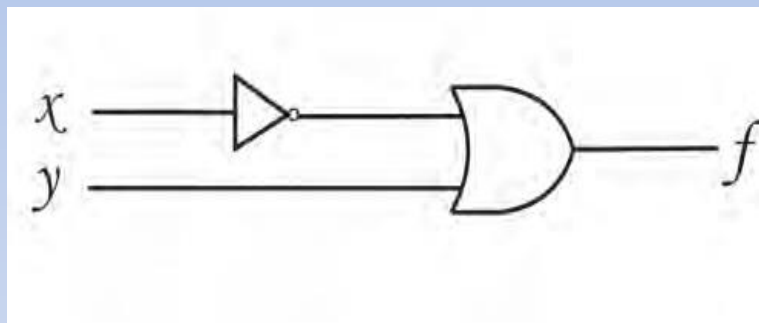
- Library ieee;
- .use ieee.std\_logic\_1164.all;
- Entity **Function** is
- Port ( x,y: in std\_logic\_vector(3 downto 0);
- z: out std\_logic\_vector(3 downto 0);
- END **Function**;

# ادامه حل تمرین ۱

- Architecture **logic** of **Function** is
- Begin
- $z \leq x \text{ and } y;$
- End **logic;**

## تمرین ۲ الف

- کد مدارات شکل زیر را به زبان vhdl بنویسید؟ هر کدام از ورودی ها تک بیتی هستند.



## حل تمرين ٢ الف

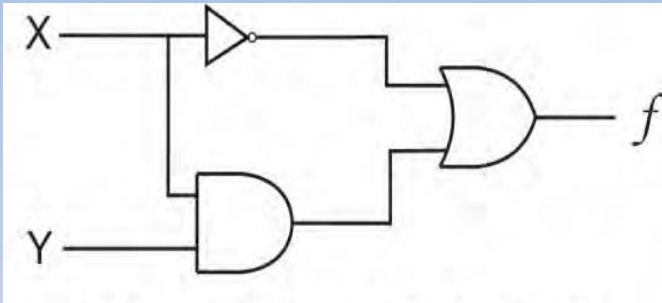
- Library ieee;
- .use ieee.std\_logic\_1164.all;
- Entity **Main** is
- Port ( x,y: in std\_logic;
- F: out std\_logic);
- END **Main**;

## ادامه حل تمرین ۲ الف

- Architecture **logic** of **Main** is
- Begin
- $F \leq (\text{not } x) \text{ or } y;$
- End **logic;**

# حل تمرين ٢ ب

\* ●



Library ieee;

.use ieee.std\_logic\_1164.all;

Entity **Function** is

Port ( x,y: in std\_logic;

F: out std\_logic);

END **function**;



## ادامه حل تمرین ۲ ب

- Architecture **logic** of **function** is
- Begin
- $F \leq (\text{not } x) \text{ or } (x \text{ and } y);$
- End **logic;**