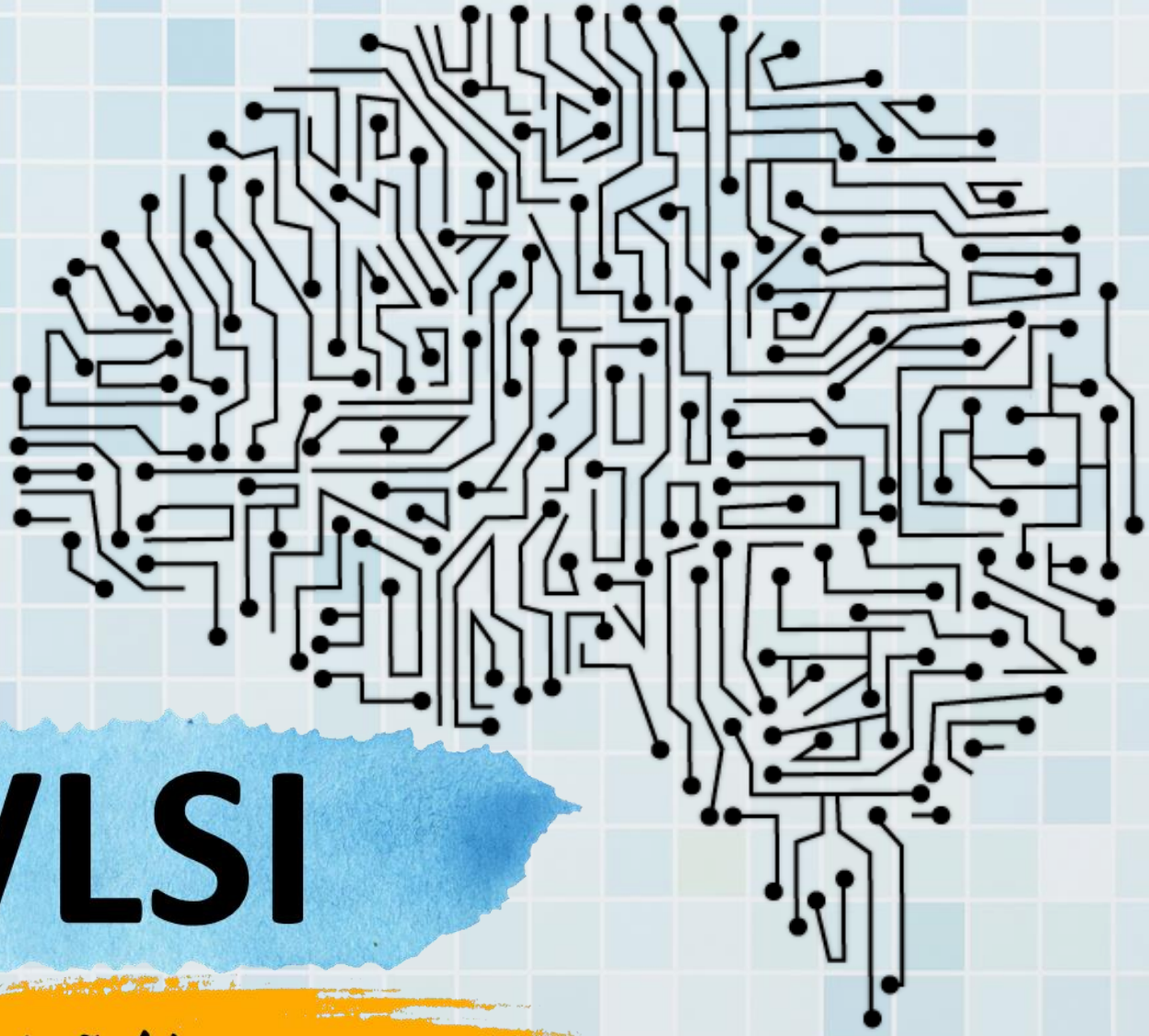
دانشگاه فنی و حرفه‌ای
دختران میبد



VLSI

مدرس: خانم حسینی

جلسه سوم

VLSI

فهرست مطالب فصل سوم

دانشگاه فنی و حرفه‌ای دختران میبد

- مشخصه های I-V ترانزیستورهای MOS
- نواحی عملکرد ترانزیستور و روابط I-Vدر هر ناحیه
- پارامترهای ترانزیستور MOS
- ولتاژ آستانه (Vt)
- اثر بدنه
- شاخص فرکانس
- ترانزیستورهای عبور

مشخصه های I-V ترانزیستورهای MOS

همانطور می دانید وجود پتانسیل در ترمینال های یک ترانزیستور و چهار پایه ی MOS تاثیر مستقیم بر عملکرد حامل های بار دارد .

با فرض حذف اثر پتانسیل زیرلایه یا بدنه (که زمین یا V_{dd} خواهد بود) می توان عملکرد ترانزیستور MOS را تحت اثر سه ولتاژ روی پایه های گیت ، سورس و درین توصیف کرد . در این راستا معمولا چند منحنی مختلف برای یک ترانزیستور MOS ارائه می شود .

اگر این ترانزیستور را به عنوان یک کلید در ساده ترین حالت خود در نظر بگیریم با توجه به نکات ذکر شده در عملکرد سوئیچینگ آن لازم است که مرز روشن و خاموش بودن این کلید تعیین شود . لذا در ابتدا به توصیف این مرز ، مرسوم به آستانه ی روشن شدن یا در اختصار آستانه خواهیم پرداخت .

۱– ناحیه ی غیر اشباع (تریودیک) :

$$I_d = \frac{\varepsilon_s \cdot \mu}{D} \cdot \frac{w}{L} \left(V_{gs} - V_t - \frac{V_{ds}}{2}\right) V_{ds}$$

ضخامت اکسید : $D\ (t_{ox} = d_{ox})$

قابلیت حرکت : $\mu\ \frac{Cm^2}{V \cdot S}$

$\varepsilon_r)_{SiO_2} = 3 \cdot 9$ ضریب دی الکتریک $\varepsilon_r)_{Si} = 11 \cdot 8$ $\varepsilon_s = \varepsilon_0 \cdot \varepsilon_r$

ضریب گذردهی خلاء $\varepsilon_0 = 8 \cdot 85 * 10^{-14}\ \frac{F}{Cm}$

$$I_{ds} = k \cdot \frac{W}{L} \left[\left(V_{gs} - V_t\right) - \frac{V_{ds}}{2}\right] \cdot V_{ds}$$

$$K = \frac{\varepsilon_s \cdot \mu}{D}$$

و یا

$$I_{ds} = \beta \left[(V_{gs} - V_t) V_{ds} - \frac{V_{ds}^2}{2} \right]$$

و یا

$$\beta = k \cdot \frac{w}{L}$$

$$C = \frac{\varepsilon \cdot A}{D} \quad \Rightarrow \quad \text{ظرفیت خازنی گیت } C_g = \frac{\varepsilon \cdot W \cdot L}{D}$$

$$\Rightarrow \quad I_{ds} = \frac{Cg\,\mu}{L^2} \left[(V_{gs} - V_t) V_{ds} - \frac{V_{ds}^2}{2} \right]$$

$$\text{ظرفیت خازنی در واحد سطح } C_o = \frac{Cg}{W\,L}$$

$$I_{ds} = C \cdot \mu \frac{W}{L} \left[(V_{gs} - V_t) V_{ds} - \frac{V_{ds}^2}{2} \right]$$

و یا

۲– ناحیه اشباع :

$$I_{ds} = k \cdot \frac{W}{L} \frac{(Vgs - Vt)^2}{2}$$

$$I_{ds} = \frac{\beta}{2} (V_{gs} - V_t)^2$$

$$I_{ds} = \delta \mu \frac{W}{2L} (V_{gs} - V_t)^2$$

۱– ولتاژ آستانه (V_t) :

ساختار گیت ترانزیستور MOS از نظر الکتریکی شامل بارهای ذخیره شده در لایه ی عایق ، مرز بین عایق و نیمه هادی و همچنین در بستر است . در یک ترانزیستور MOS افزایشی تغییر وضعیت از حالت خاموش به روشن در اثر اعمال ولتاژ کافی به گیت اتفاق می افتد ، این ولتاژ بارهای فوق-الذکر را خنثی می کند و سیلیسیم زیر گیت در اثر میدان الکتریکی گیت حالت وارونه پیدا می کند . به همین ترتیب در یک ترانزیستور MOS تخلیه ای ، تغییر حالت از روشن به خاموش در اثر اعمال ولتاژ کافی به گیت صورت می پذیرد تا به بار ذخیره شده اضافه شود و ناحیه ی کاشته شده ی قبلی را معکوس کند .

نواحی عملکرد ترانزیستور و روابط V-ادر هر ناحیه

بدین ترتیب ولتاژ آستانه به صورت زیر بیان می شود :

$$V_t = \varphi_{MS} + \frac{Q_B - Q_{SS}}{Co} + 2\,\varphi_F$$

$$Q_B = \sqrt{2\varepsilon \cdot q \cdot N\,(2\,\varphi_F + V_{SB}}$$

$$\varphi_F = \frac{k\,T}{q} \ln \frac{N}{ni}$$

$$Q_{SS} = 1.5 * 10^{-8}\ \frac{c}{m^2}$$

$$V_t = V_{t_\circ} + \frac{D}{\varepsilon}\ \sqrt{2\varepsilon \cdot q\,N}\ V_{SB}^{\frac{1}{2}}$$

Q_B : بار در واحد سطح در ناحیه تخلیه زیر اکسید

Q_{SS} : بار در واحد سطح در مرز $\frac{Si}{SiO_2}$

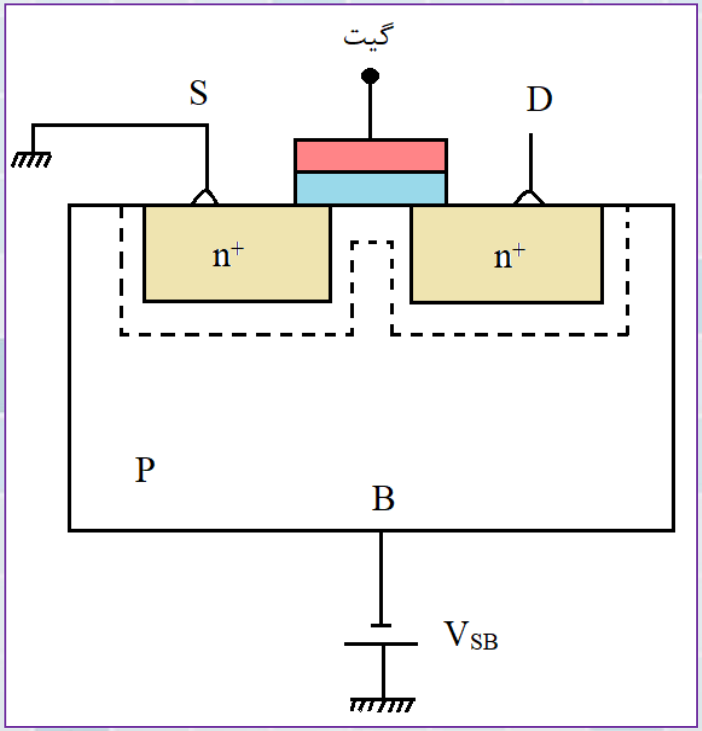
Co : ظرفیت خازنی در واحد سطح

φ_{MS} : اختلاف تابع کار بین گیت و Si

φ_F : پتانسیل فرمی

$V_{t_\circ}$: ولتاژ آستانه به ازاء $V_{SB}=0$

اثر بدنه :



برای عملکرد صحیح ترانزیستور MOS، لازم است هر دو پیوند سورس ـ بدنه و درین ـ بدنه ، به صورت معکوس بالانس شوند ؛ بنابراین بدنه ی ترانزیستور NMOSبه منفی ترین ولتاژ مدار وصل می شود . با افزایش VSB ، ناحیه ی تخلیه ی بین بدنه و سورس بزرگ تر شده و تا زیر کانال پیشروی می کند . از آنجایی که بار منفی زیادی در ناحیه ی تخلیه جمع شده ، ولتاژ لازم برای ایجاد کانال افزایش می یابد ، بنابراین VSBموجب افزایش ولتاژ آستانه می شود . به این اثر ، اثر بدنه گفته می شود .

۲– هدایت انتقالی (g_m) :

یکی از عوامل موثر بر هدایت انتقالی پهنای ترانزیستور است ؛ افزایش پهنای کانال (پهنای گیت) ، موجب افزایش g_m می گردد ، اما این امر سبب می شود ظرفیت خازن ورودی و همچنین مساحت اشغالی افزایش یابد .

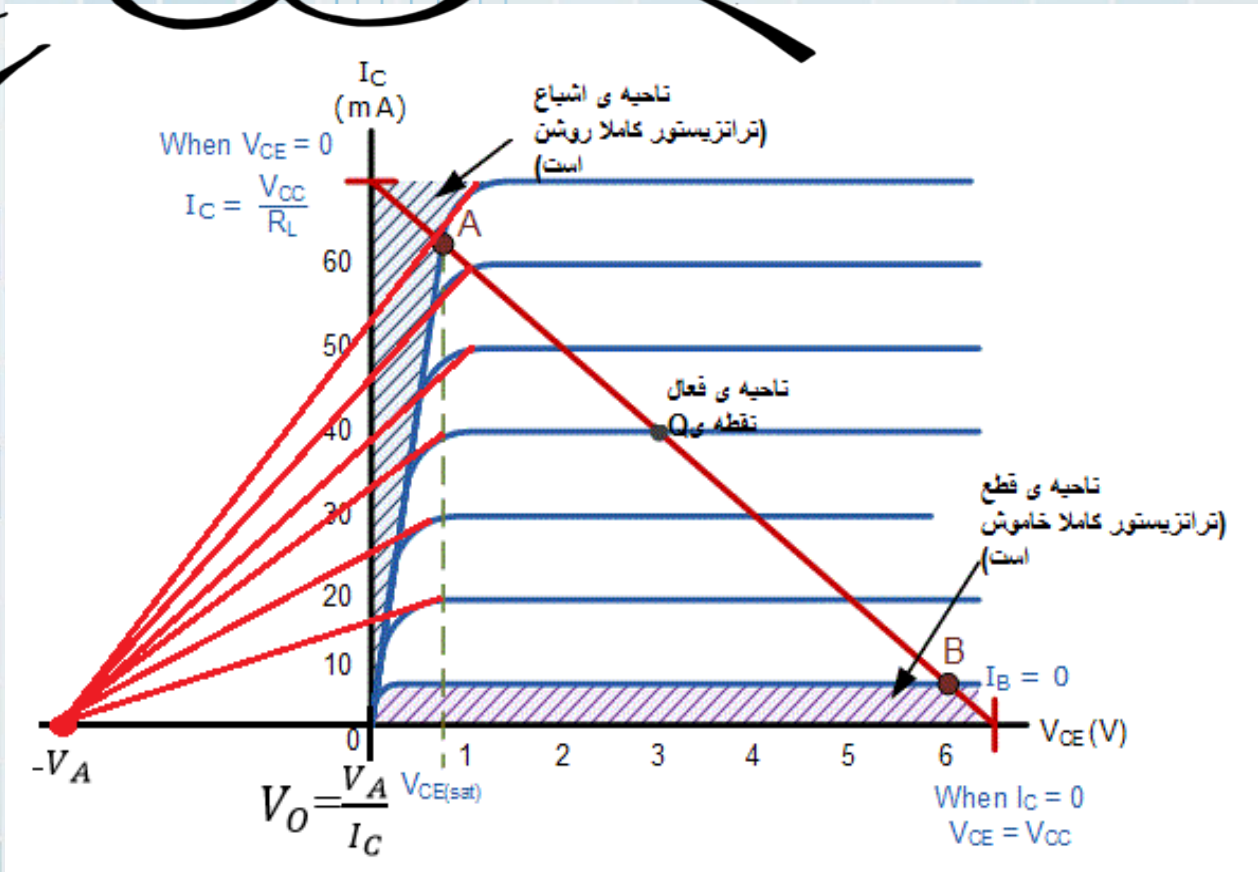
$$g_m = \frac{\delta\ I_{ds}}{\delta\ V_{gs}} \Big|_{V_{ds}=\text{ثابت}}$$

در ناحیه اشباع : $I_{ds} = \frac{\beta}{2}\,(V_{gs} - V_t)^2$

$$g_m = \beta\ L\,(V_{gs} - V_t) \quad \boxed{\text{Or}} \quad g_m = \frac{C_g\,\mu}{L^2}\,(V_{gs} - V_t) \quad \boxed{\text{Or}} \quad g_m = \frac{\mu\,\varepsilon\,w}{D\,L}\,(V_{gs} - V_t)$$

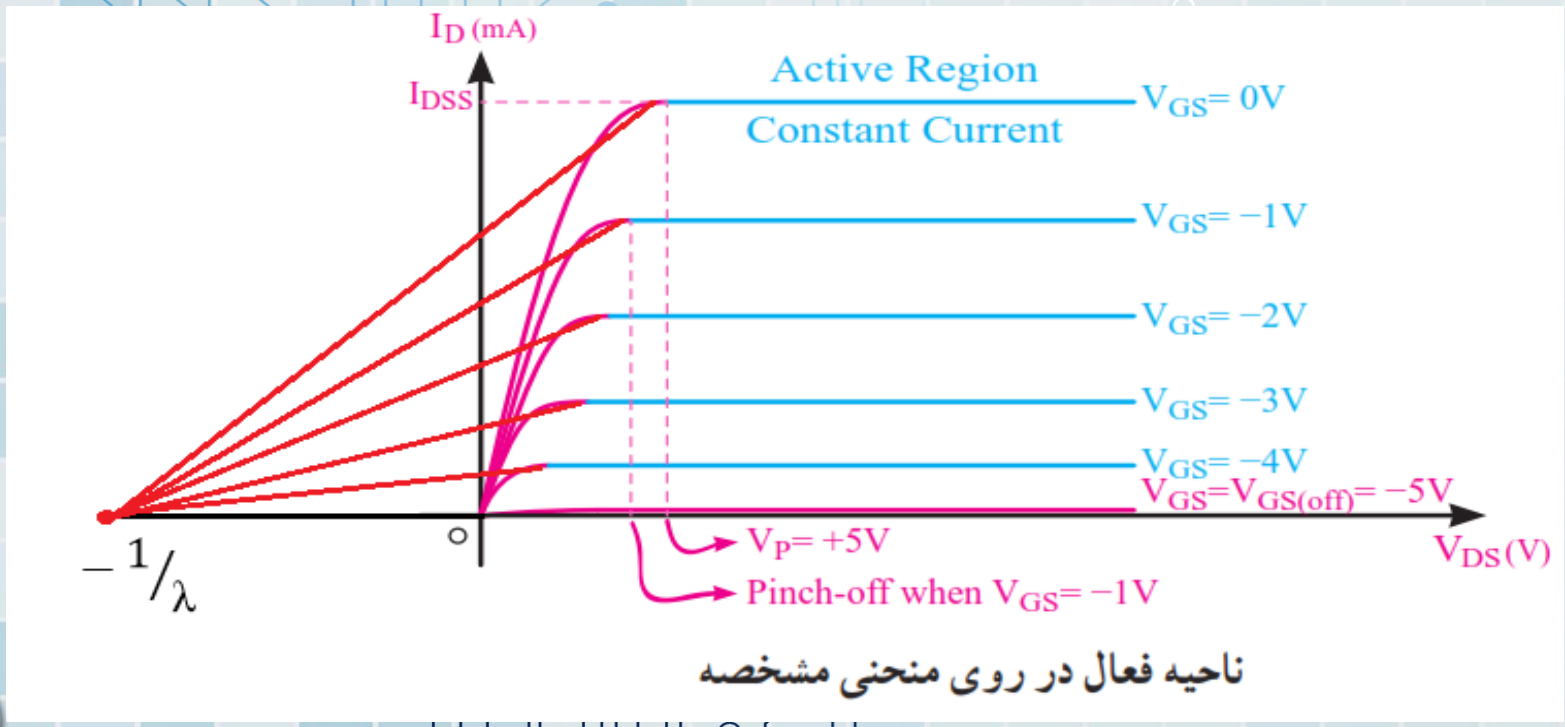
۳- هدایت خروجی (g_{ds}) :

$$g_{ds} = \frac{\delta I_{ds}}{\delta V_{ds}} = \lambda I_{ds}$$



$$\left.\begin{array}{l}\lambda \propto \frac{1}{L} \\ I_{ds} \propto \frac{1}{L}\end{array}\right\} \Rightarrow g_{ds} \propto \frac{1}{L^2}$$

λپارامتر مدولاسیون طول کانال می باشد . یک پارامتر تجربی است و نمایانگر شیب منحنی ها در ناحیه ی اشباع می باشد . مقدار ورودی آن از $0.005\ V^{1}$ تا $0.02\ V^{-1}$ می باشد.



ناحیه فعال در روی منحنی مشخصه

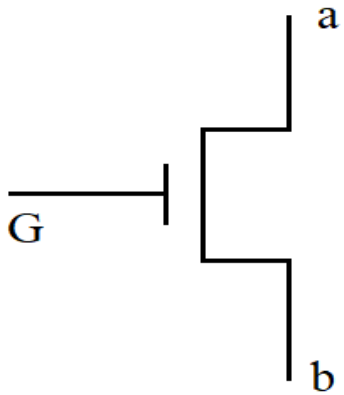
شاخص فرکانس :

این رابطه بیان می کند سرعت سوئیچینگ به قابلیت تحرک حامل بستگی دارد و با مجذور طول کانال نسبت عکس دارد .

$$W_{\circ} = \frac{g_m}{C_g} = \frac{M}{L^2}\left(V_{gs} - V_t\right)$$

برای داشتن مدار پرسرعت باید تا حدامکان g_m بزرگ باشد .

خلاصه ای از رفتار NMOS و PMOS به عنوان سوئیچ :



Gate High ($V_G = 5$ V)

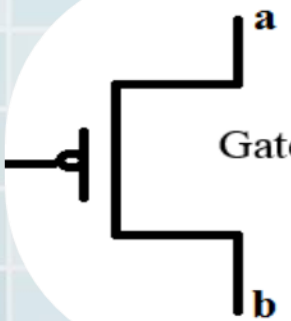
⇨ $V_{gs} = 5$ V

سوییچ بسته است .

دانشگاه فنی و حرفه‌ای
دختران میبد

هنگامی که سوییچ بسته باشد

- $a=V_{DD} \longrightarrow b=V_{DD}-V_G$ → poor switch
- $a=0 \longrightarrow b=0$ → perfect switch

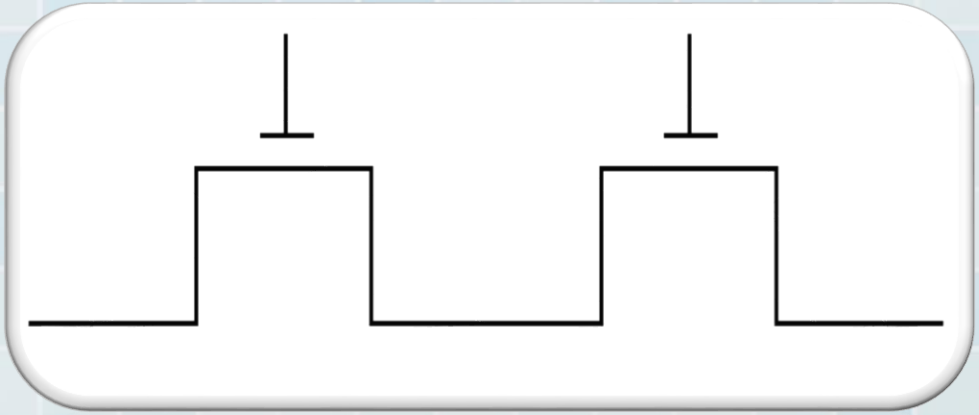


Gate Low ⟶ G=0 ⟶ سوییچ بسته است

PMOS

- Gate Low $a=V_{DD} \longrightarrow b=V_{DD}$ → perfect switch
- $a=0 \longrightarrow b=b[V_I]$ → poor switch

ترانزیستورهای عبور(Posstronsistor)



ترانزیستورهای عبور برخلاف ترانزیستورهای دوقطبی مجزا بودن گیت از کانال موجب می شود از ترانزیستورهای MOS به عنوان سوییچ استفاده شود و سطوح منطقی منتقل شود . با استفاده از آن می توان آرایه های منطقی نظیر ANDو ORو ... تشکیل داد .

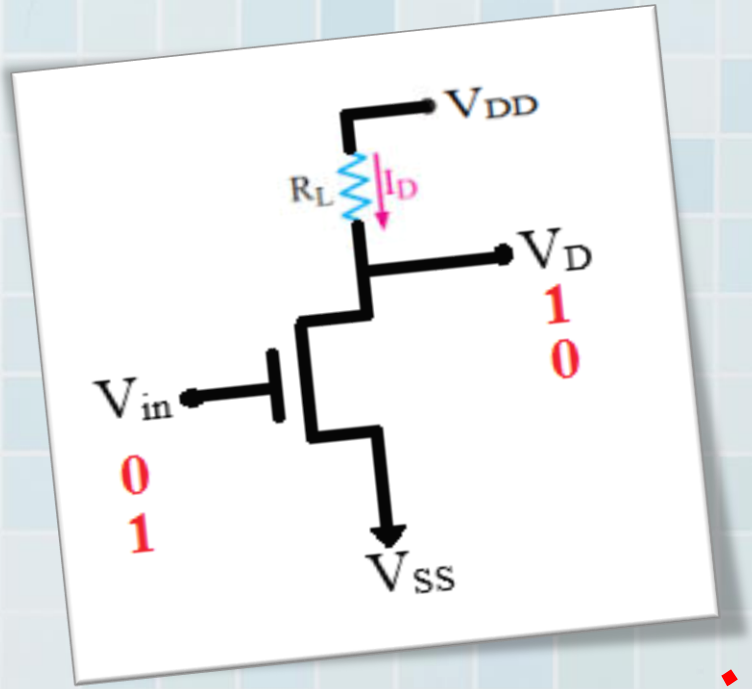
گیت معکوس کننده :

یکی از عناصر اصلی برای ساخت مدارهای منطقی معکوس کننده می باشد ؛ از این عنصر برای دست یابی به گیت های NAND، NORو ... مدارهای ترتیبی استفاده کرد .

$$\delta = nq\mu_n + pq\mu_p$$

$$\rho = \frac{1}{\delta}(\Omega.cm)$$

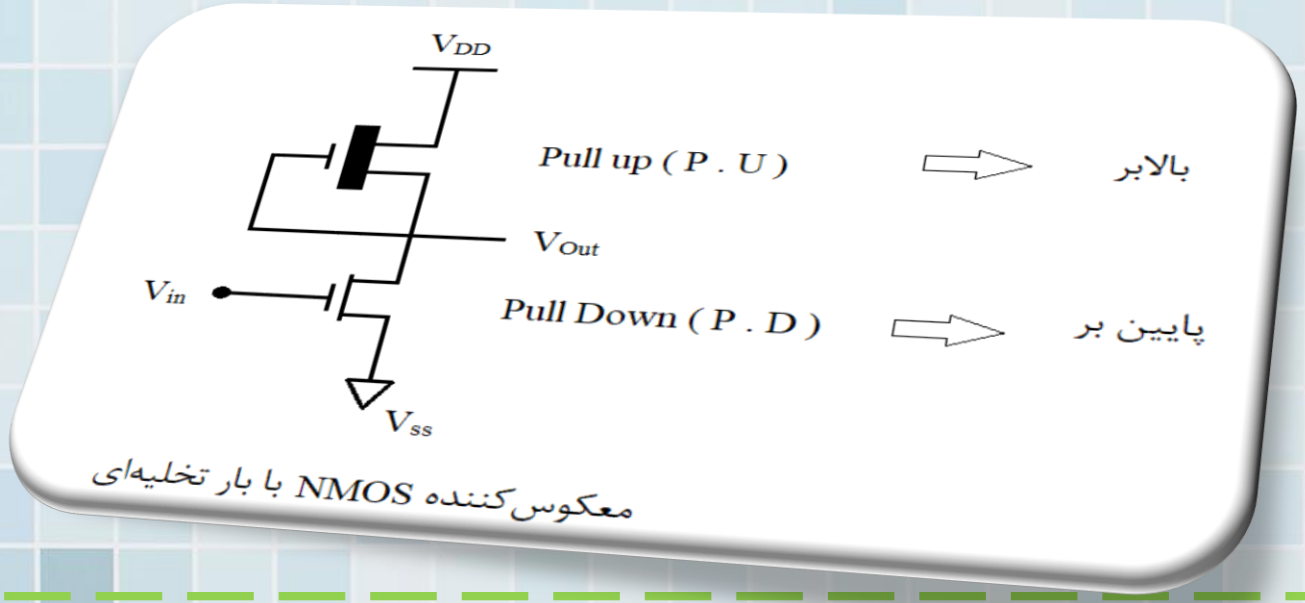
$$R=\rho\frac{L}{A}$$



در مدار معکوس کننده لازم است از یک ترانزیستور که سورس آن به زمین متصل شده و یک مقاومت بار که بین درین و خط تغذیه قرار گرفته استفاده شود .

ورودی به گیت مدار اعمال می شود . در این طرح که از مقاومت استفاده شده عیب اساسی آن این است که مقاومت را نمی توان به آسانی روی بستر ایجاد کرد . حتی مقادیر نسبتا کوچک مقاومت سطح بزرگی از تراشه را اشغال می کند .

بنابراین شکل دیگری از مقاومت بار لازم است . یکی دیگر از راه حل های این مسئله استفاده از ترانزیستور تخلیه ای به عنوان بار می باشد .



۱- همانگونه که مشاهده می شود ، در ترانزیستور تخلیه ای به کار رفته در این طرح V_{gs} = 0 است تا همواره ترانزیستور روشن باشد .

۲- جریان های هر دو ترانزیستور با هم برابرند .

۳- در این آرایش ترانزیستور تخلیه ای ، بالابر و ترانزیستور افزایشی پایین بر نام دارد .

مالی که ز تو کس نستاند، علم است، حرزی که تو را به حق رساند، علم است

جز علم طلب مکن تو اندر عالم، چیزی که تو را ز غم رهاند، علم است

(شیخ بهایی)

شاد و پیروز باشید