بسم الله الرحمن الرحيم

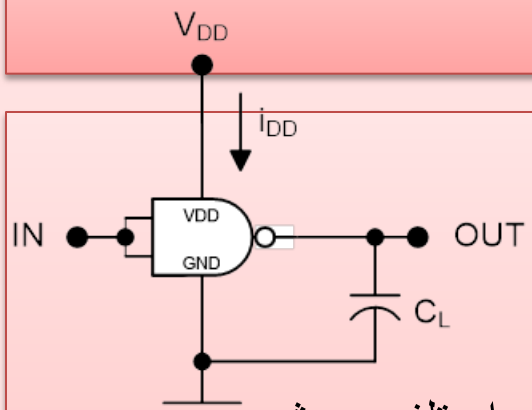
الکترونیک دیجیتال

کارشناسی سخت افزار ۲

جلسه اول مجازی

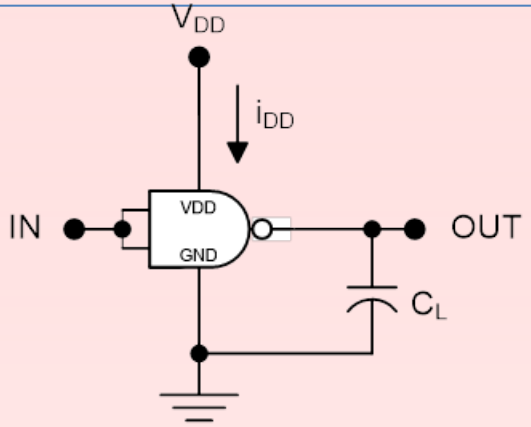
مهدیه نیری

اتلاف توان



- اتلاف توان
  - استاتیک
  - دینامیک
- توان استاتیک
- توان استاتیک ، توانی است که وقتی مدار تغییر حالت نمی دهد ، در مدار تلف می شود.
- مصرف توان یک مدار را باید پایین نگه داشت تا حرارت تولید شده در داخل وسیله که موجب خرابی آن می شود را کاهش داد. در ضمن این کار امکان مصرف مدار در وسایل قابل حمل مثل گوشی های موبایل را افزایش می دهد.
- توان مصرفی برای حالت هایی که خروجی بالا یا پایین است به صورت زیر تعریف می شود.
- $P_L=V_{dd}\ IDD_L$
- $P_H=V_{dd}\ IDD_H$
- اگر مدار را در نصف زمان در خروجی بالا و نصف دیگر در خروجی پایین در نظر بگیریم توان مصرفی برابر خواهد بود با :
- $$P_{DC}=\frac{P_L+P_H}{2}$$

اتلاف توان دینامیک



- توان دینامیکی

- توان دینامیکی برای حالتی در نظر گرفته می شود که خازنی در خروجی داشته باشیم.
- اگر خروجی مدار مقابل از ۰ به ۱ تغییر کند، ولتاژ خازن نمی تواند به صورت آنی تغییر کند. از این رو با ثابت زمانی وابسته به مقاومتی که در مسیر شارژ می بیند شارژ خواهد شد.
- توانی که در این حالت از منبع کشیده می شود برابر است با:

- $W = \int Vdd\ i\ dt = Vdd \int i\ dt = VddQ$

اتلاف توان دینامیک

- در حالت شارژ کامل خازن با بار ذخیره شده برابر خواهد بود با :

$$Q = C_L V_{DD}$$

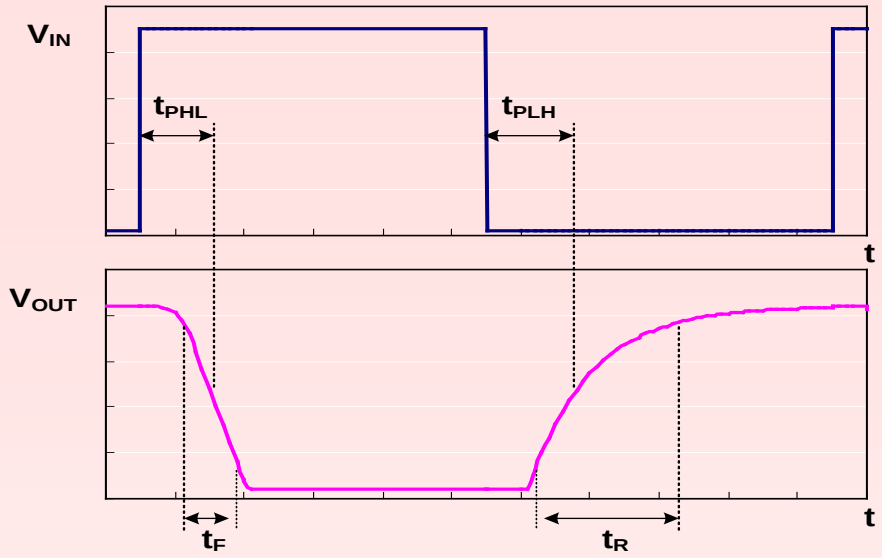
- لذا خواهیم داشت. $W = C_L V^2_{DD}$
- اگر خروجی مدار با فرکانس f تغییر کند توان پویائی که در یک دوره تناوب در خازن تلف میشود برابر خواهد بود با:

$$P_{AC} = f C_L V_{DD}^2$$

- لذا کل توان مصرفی گیت برابر خواهد بود با:

$$P = P_{AC} + P_{DC}$$

مشخصات حالات گذرا



شکل بالاعملکرد گذرای یک گیت معکوس کننده را به اعمال یک موج مربعی نشان میدهد. چهار مشخصه مهم حالات گذرا عبارتند از:

1)low-to-high propagation delay, t_{PLH},
2)high-to-low propagation delay, t_{PHL},
3)output rise time, t_R, *and*
4)Output fall time, t_F

مشخصات حالات گذرا

- زمانهای t_F , t_R بین ۱۰% و ۹۰% خروجی اندازه گیری می شوند.
- زمان تاخیر انتشار بر اساس قرارگرفتن خروجی در ۵۰% مقدار نهائی اندازه گیری می شود.
- در اغلب اوقات زمان انتشار از ۰ به ۱ با زمان انتشار از ۱ به ۰ متفاوت است مقدار متوسط آنها با t_p نشان داده می شود.
- فرکانس ساعت یک مدار با تاخیر انتشار آن رابطه معکوس دارد. یک رابطه برای آن می تواند این چنین باشد:

$$t_p = \frac{t_{pLH} + t_{pHL}}{2}$$

$$f_{CLK} < \frac{1}{20t_p}$$

حاصل ضرب تاخیر در توان

- در حالت ایده آل می خواهیم مداری سریع با تلفات توان پائین داشته باشیم که جمع کردن این دو خاصیت کار مشکلی است.
- در واقع بین توان مصرفی و تاخیر یک trade off وجود دارد که هر چه توان مصرفی را بهبود دهیم تاخیر بالاتر می رود و هر چه تاخیر را کم کنیم توان مصرفی بیشتر می شود.
- برای مقایسه های مدارهای دیجیتال از رابطه زیر استفاده می شود که برحسب انرژی بوده و واحد آن ژول است.

$$\mathrm{PDP} = Pt_p$$

- .PDP means power-delay product