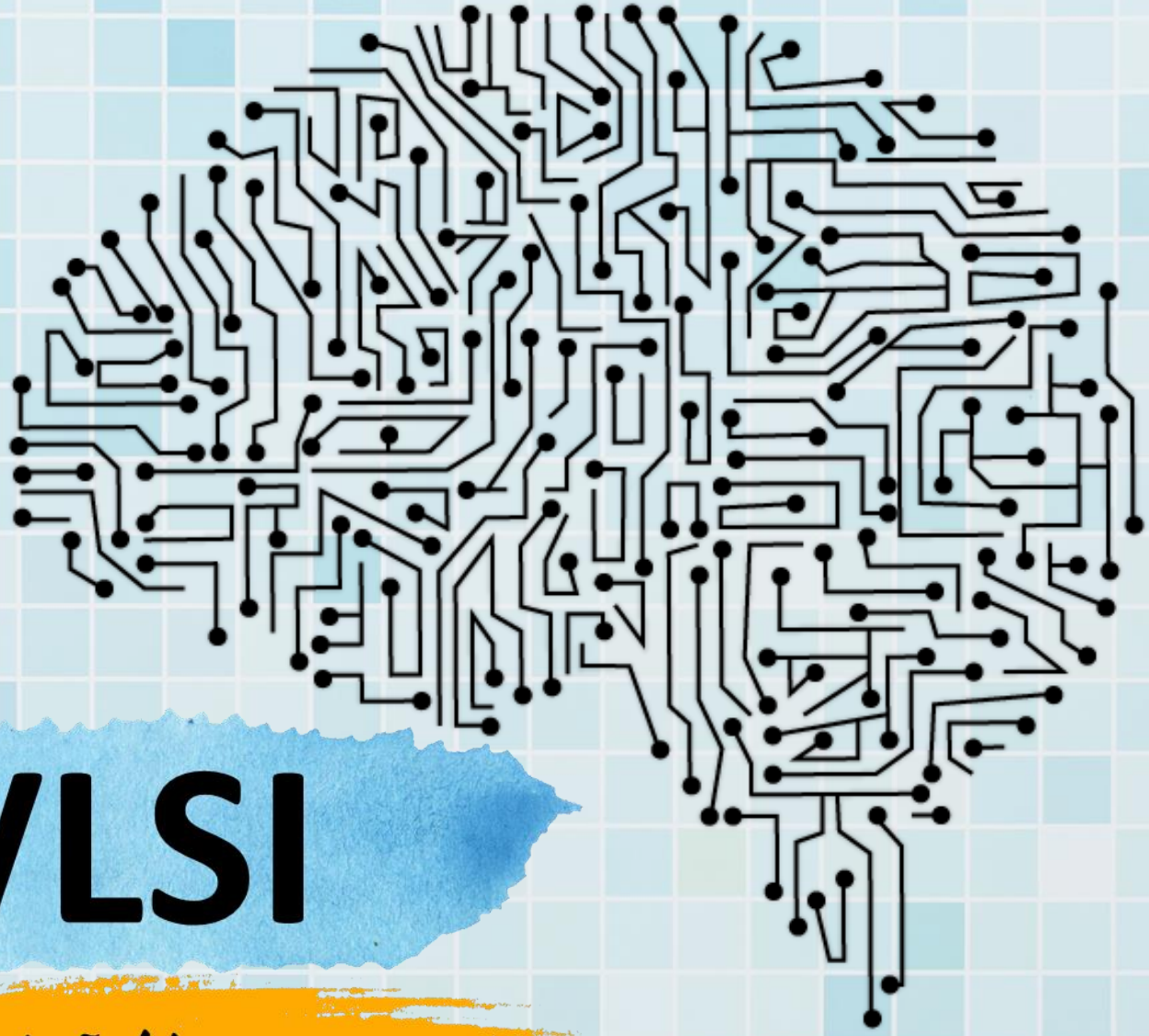
دانشگاه فنی و حرفه‌ای
دختران میبد



VLSI

مدرس: خانم حسینی

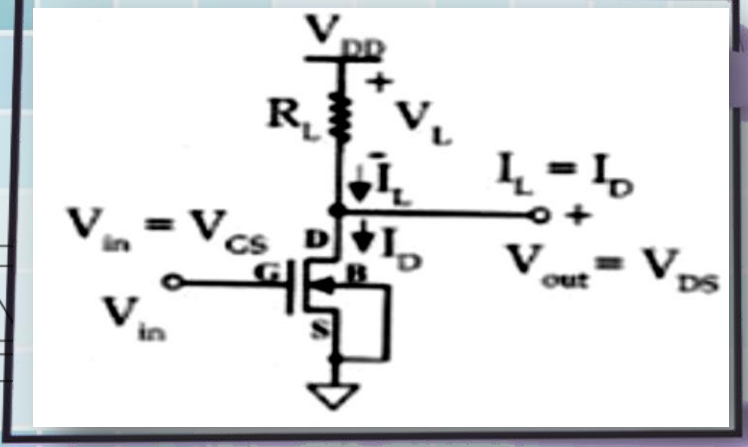
فهرست مطالب جلسه پنجم

- مشخصات الکتریکی و توان مصرفی معکوس کننده با بار مقاومتی
- توان مصرفی
- محدودیت های یک گیت معکوس کننده
- مصونیت در برابر نویز و حاشیه نویز

مشخصات الکتریکی و توان مصرفی معکوس کننده با بار مقاومتی:

در این قسمت به بررسی عملکرد یک معکوس کننده ، وقتی که با بار مقاومتی معینی را راه اندازی می کند، می پردازیم. شکل زیر چنین مداری را نشان می دهد:

معکوس کننده با بار مقاومتی



ترانزیستور مورد استفاده یک NMOS افزایشی است که در زیر ، نواحی مختلف عملکرد آن دیده می شود:

قطع: $V_{in} < V_{Th} (V_{in} = V_{GS})$

اشباع: $V_{Th} \leq V_{in} < V_{out} + V_{Th}\ (V_{out} = V_{DS})$

خطی $V_{in} > V_{out} + V_{Th}$:

اگر ولتاژ V_{Th} کمتر باشد ترانزیستور قطع است . با افزایش ولتاژ از سطح V_{Th} ترانزیستور شروع به هدایت می نماید و NMOS در ناحیه اشباع قرار می گیرد بطوریکه جریان درین برابر است با :

$$I_D = \frac{1}{2} K_n (V_{in} - V_{Th})^2$$

دانشگاه فنی و حرفه‌ای
دختران میبد

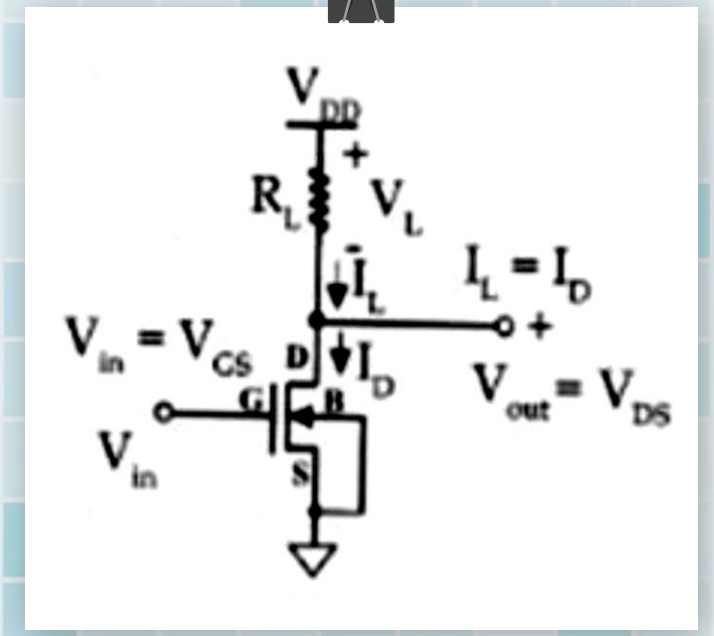
در اثر افزایش بیشتر ، تغییر ولتاژ ورودی از حد $V_{out} + V_{Th}$ ترانزیستور به ناحیه خطی وارد شده ، ولتاژ خروجی کاهش یافته و جریان درین برابر خواهد شد با :

$$I_D = \frac{1}{2} K_n [2(V_{in} - V_{Th}) V_{out} - V_{out}^2]$$

توجه کنید در دو رابطه فوق $K_n = \mu_n C_{ox} \frac{W}{L}$ تعریف شده و از اثر مدولاسیون کانال، صرف نظر کرده ایم .

دانشگاه فنی و حرفه‌ای
دختران میبد

اکنون می توان محاسبات ولتاژهای مربوط به مشخصه VTC واقعی را به صورت زیر انجام داد:



الف) V_{OH} :

براساس شکل مقابل داریم:

$$V_{out} = V_{DD} - R_L I_L$$

اگر V_{IN} در سطح کم باشد ، NMOS قطع و لذا $I_D = I_L = 0$ است . بنابراین:

$$V_{OH} = V_{DD}$$

ب) V_{OL} :

فرض کنید V_{in} در سطح بالا باشد ، یعنی $V_{in}=V_{DD}$

به دلیل آنکه $V_{in} - V_{Th} > V_{out} = V_{OL}$ می باشد ترانزیستور در ناحیه خطی عمل می کند. بعبارت دیگر:

$$I_L = \frac{V_{DD} - V_{out}}{R_L}$$

و از آنجا که $I_L=I_D$ است پس:

$$I_L = I_D = \frac{V_{DD}-V_{OL}}{R_L} = \frac{K_n}{2}[2(V_{DD} - V_{Th})V_{OL} - V_{OL}^2]$$

که خود، معادله درجه دومی برای V_{OL} است و از حل آن با فرض $0 < V_{OL} < V_{Th}$ داریم :

$$V_{OL} = V_{DD} - V_{Th} + \frac{1}{K_n R_L}\sqrt{\left(V_{DD} - V_{Th} + \frac{1}{K_n R_L}\right)^2 - \frac{2V_{DD}}{K_n R_L}}$$

ج) V_{IL}:

مقدار ولتاژ V_{IL}(و البته V_{IH}) عملا مقداری است که در مشخصه VTC ، شیب برابر با 1- است (مقدار کوچکتر برای V_{IL}و بزرگتر برای V_{IH}). اگر ورودی V_{IL} باشد ولتاژ خروجی V_{out} تنها کمی از V_{OH} کوچکتر است(و اگر ورودی V_{IH} باشد ، ولتاژ خروجی تنها کمی از V_{OL} بزرگتر است).

لذا می توان فرض کرد که در این حالت ناحیه در ترانزیستور و بوده $V_{out} > V_{in} - V_{Th}$ اشباع عمل می کند. در گره خروجی مدار داریم :

$$I_D = \frac{V_{DD} - V_{out}}{R_L} = \frac{K_n}{2}(V_{in} - V_{Th})^2$$

دانشگاه فنی و حرفه‌ای
دختران میبد

این معادله مشخصه VTC است. از شرط $\frac{dV_{out}}{dV_{in}} = -1$ و با فرض $V_{in} = V_{IL}$ خواهیم داشت :

$$V_{IL} = V_{Th} + \frac{1}{K_n R_L}$$

با قرار دادن این مقدار V_{IL} برای V_{in} در معادله

$$I_D = \frac{V_{DD} - V_{out}}{R_L} = \frac{K_n}{2}(V_{in} - V_{Th})^2$$

مقدار V_{out} نظیر به دست خواهد آمد :

$$V_{out} = V_{DD} - \frac{K_n R_L}{2}\left[V_{Th} + \frac{1}{K_n R_L} - V_{Th}\right]^2 = V_{DD} - \frac{1}{2K_n R_L}$$

د) V_{IH} :

مشابه حالت قبل در این حالت نیز $\frac{dV_{out}}{dV_{in}} = -1$ اما با V_{in} بزرگتر از حالت گذشته در واقع $V_{in} = V_{Th}$ بوده و V_{out} تنها کمی بزرگتر از V_{OL} است به طوریکه $V_{out} < V_{in} - V_{Th}$ ولذا ترانزیستور در ناحیه خطی عمل خواهد کرد . با اعمال KCL در خروجی داریم :

$$I_D = \frac{V_{DD} - V_{out}}{R_L} = \frac{K_n}{2}\left[2(V_{in} - V_{Th})V_{out} - {V_{out}}^2\right]$$

که پس از مشتق گیری نسبت به V_{in} و برقراری شرایط $\frac{dV_{out}}{dV_{in}} = -1$ و $V_{in} = V_{IH}$ ، خواهیم داشت :

$$V_{IH} = V_{Th} + 2V_{out} - \frac{1}{K_n R_L}$$

دانشگاه فنی و حرفه‌ای
دختران میبد

با این مقدار از V_{in} و قرار دادن آن در معادله ی

$$I_D = \frac{V_{DD} - V_{out}}{R_L} = \frac{K_n}{2}\left[2(V_{in} - V_{Th})V_{out} - {V_{out}}^2\right]$$

سپس حل معادله درجه دوم حاصل برای V_{out} داریم :

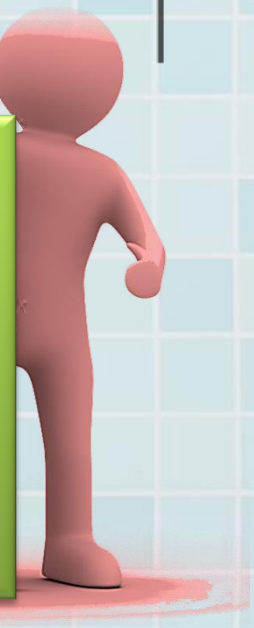
$$V_{out} = \sqrt{\frac{2}{3}\frac{V_{DD}}{K_n R_L}}$$

و از قرار دادن این مقدار V_{out} در معادله

$$V_{IH} = V_{Th} + 2V_{out} - \frac{1}{K_n R_L}$$

خواهیم داشت :

$$V_{OL} = V_{Th} + \sqrt{\frac{8}{3}\frac{V_{DD}}{K_n R_L}} - \frac{1}{K_n R_L}$$



۵) V_{INV} :

برای محاسبه این ولتاژ دیده می شود که چنین نقطه ای متناظر با عملکرد ترانزیستور در حالت اشباع

است و لذا می توان با فرض $V_{in}=V_{out}=V_{INV}$ در معادله $I_D = \frac{V_{DD}-V_{out}}{R_L} = \frac{K_n}{2}(V_{in}-V_{Th})^2$

به میزان V_{INV} دست یافت. نتیجه به شکل زیر لست :

$$V_{INV}=V_{Th.n}-\frac{1}{K_nR_L}\pm\sqrt{\left(V_{Th}-\frac{1}{K_nR_L}\right)^2+\frac{2V_{DD}}{K_nR_L}-V_{Th.n}{}^2}$$

توان مصرفی

دانشگاه فنی و حرفه‌ای دختران میبد

اگر بخواهیم توان مصرفی یک معکوس کننده را با بار مقاومتی تعیین کنیم لازم است دو حالت روشن یا خاموش بودن را به شکل توام در نظر بگیریم . بدین منظور در ابتدا فرض کنید $V_{in} = 0$ است ، به طوریکه NMOS در حالت قطع بوده و لذا :

$$I_L = I_D = 0 \quad \rightarrow \quad P = 0$$

به همین ترتیب اگر $V_{in} = V_{DD}$ و لذا $V_{out} = V_{OL}$ باشد آنگاه :

$$I_D = I_L = V_{DD}\frac{V_{DD} - V_{OL}}{R_L}$$

$$P = V_{DD}\frac{V_{DD} - V_{OL}}{R_L}$$

دانشگاه فنی و حرفه‌ای
دختران میبد

که از ترکیب روابط اسلاید قبل می توان متوسط توان مصرفی یک معکوس کننده ، با بار مقاومتی را به شکل زیر نوشت :

$$P_{DC} = \frac{1}{2} V_{DD} \frac{V_{DD} - V_{OL}}{R_L}$$

تذکر۱:

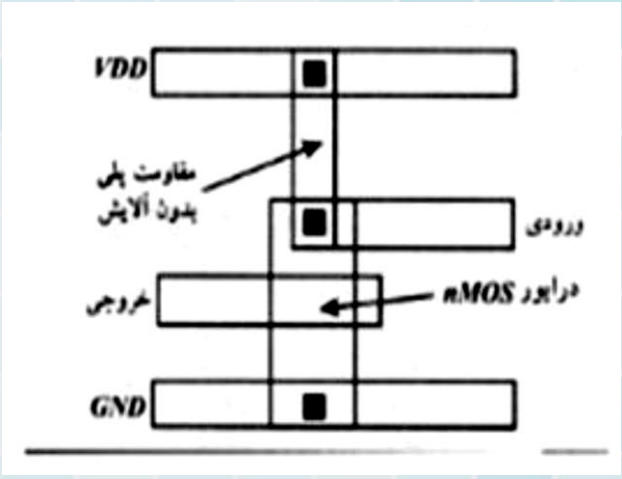
معمولا پارامتر هایی مثل $\frac{W}{L}$ و همچنین بار مقاومتی تعیین در مهمی نقش توانند می R_L توان و سطح ولتاژی منطقی یک معکوس کننده ایفا نمایند ، بطوریکه می توان با قرار دادن نسبت بار مقاومت و کمتر میزان به $\frac{W}{L}$ بالاتر ، متوسط توان مصرفی گیت را کاهش داد.

تذکر۲:

مقاومت بار در یک مدار مجتمع ، جهت ساخت معکوس کننده را نیز می توان به دو روش طراحی نموده و ساخت آن را انجام داد. در روش اول مرسوم به **روش مقاومت نفوذ داده شده** که در شکل زیر دیده می شود یک ناحیه نفوذی Nبا یک تماس در طرفین به وجود می آید و مقاومت با تزریق معین ناخالصی ، در ناحیه نفوذی ایجاد می گردد. توجه کنید که برای ایجاد مقاومت بزرگ باید طول این ناحیه نیز زیاد باشد که معادل با اشغال مساحت زیادتری از سطح ویفر نیمه هادی است.

طرح یک معکوس کننده با بار مقاومتی نفوذ داده شده

در روش دوم مرسوم به **مقاومت پلی سیلیکونی بدون دوپینگ** که در شکل زیر دیده می شود، پلی سیلیکون در حالت عادی تحت اعمال دوپینگ واقع شده و حاوی مقاومت کوچکی خواهد بود که می تواند جهت اتصال کوتاه نیز ، بسته به میزان اعمال دوپینگ ، استفاده شود . اما اگر دوپینگ آن کم باشد مقاومت بزرگی را حتی در حدود چند اهم بر مربع ، می توان در سطح کوچکی به دست آورد. البته لازم به ذکر است که کنترل دقیق برای میزان مقاومت در این روش موجود نیست.



طرح یک معکوس کننده با بار مقاومتی پلی سیلیکونی

تذکر۳:

پارامتر های $\frac{W}{L}$ و R_L علاوه بر تعیین توان و سطح ولتاژهای منطقی یک معکوس کننده، روی حاشیه نویز نیز موثرند و لذا در طراحی یک معکوس کننده لازم است این نکته نیز لحاظ شود . یکی از معیارهای طراحی مناسب می تواند انتخاب NM_L معادل با $\frac{V_{DD}}{4}$ جهت امنیت بیشتر در برابر نویز باشد.

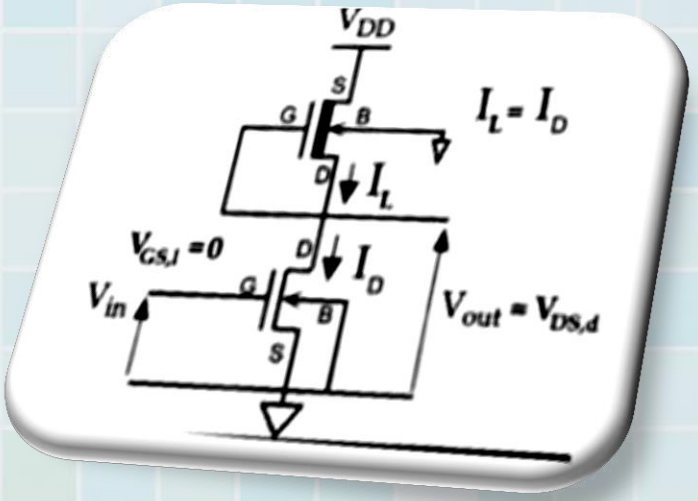
معکوس کننده با بار تخلیه NMOS

نوع دیگر مرسوم از معکوس کننده ها ، معکوس کننده ای است که بار آن یک ترانزیستور NMOS تخلیه ای است و درایور آن یک ترانزیستور NMOS افزایشی می باشد. البته چنین طرحی دارای مراحل ساخت پیچیده تری است اما دارای مزایای مناسبی از قبیل:

- وجود منحنی VTC با شیب تیزتر
- حاشیه نویز بزرگتر
- ساخت اشغال شده کوچکتر و
- کاهش جریانهای نشتی و لذا تنزل توان مصرفی استاتیک است.

در آنالیز این مدار تنها یادآور می شویم که معادلات جریانی هر دو یکی است با این تفاوت که برای ترانزیستور درایور $V_{Th} > 0$ و حال آنکه برای ترانزیستور بار $V_{Th} < 0$ است . برای ترانزیستور بار ، ترمینالهای سورس و گیت به هم متصل اند و لذا $V_{GS}=0$ می باشد . با توجه به منفی بودن ولتاژ آستانه ولتاژ این ترانزیستور پس این لذا و $V_{GS} > V_{Th}$ ترانزیستور همواره دارای یک کانال هدایت ، مستقل از سطوح ولتاژ ورودی و خروجی است . بعلاوه هر دو نوع ترانزیستور روی یک زیر لایه ی p ساخته می شوند که به $V_{SB}= V_{out}$ زمین متصل شده است . بعلاوه با توجه به شکل بوده به طوریکه ترانزیستور بار همواره تحت تاثیر اثر بدنه بوده و ولتاژ آستانه آن تابعی از ولتاژ سورس ، به بدنه است. همچنین ترانزیستور بار ، هیچگاه وارد ناحیه ی قطع نخواهد شد .

شکل زیر نمایش طرح یک معکوس کننده با توصیف اسلاید قبل است.



معکوس کننده با بار NMOSتخلیه ای

نکته

معکوس کننده NMOSبا بار کاهشی سطح کمتری روی تراشه اشغال کرده و حاشیه نویز بیشتر (تأثیر کمتر نویز) و سرعت کار نسبتاً بالاتری نسبت به معکوس کننده دارای بار افزایشی دارد. این مزایا باعث می شود، که تمام مدارهای منطقی و حافظه های NMOSاز تکنولوژی بار کاهشی استفاده کنند.

وضعیت ترانزیستور های تخلیه ای و افزایشی مدار معکوس کننده NMOS با بار تخلیه ای

نقطه بحرانی	وضعیت ترانزیستور n_0	وضعیت ترانزیستور n_L
V_{OH}	قطع	خطی
V_{IL}	اشباع	خطی
V_M	اشباع	اشباع
V_{IH}	خطی	اشباع
V_{OL}	خطی	اشباع

ساخت مداراهای منطقی NMOSساده است سطح تراشه کوچکی لازم دارد و بنابراین با چگالی خیلی زیادی روی تراشه ساخته می شود و مجتمع سازی در سطح بالائی صورت می گیرد. مهم ترین کاربرد NMOSدر طراحی مدارهای مجتمع نظیر ریز پردازنده ها و حافظه ها با دستیابی تصادفی است. در این کاربردها توانائی کم NMOSدر تحریک بار، یک نقص جدی برای این خانواده به شمار نمی آید. اما این موضوع باعث می شود، که استفاده از NMOSدر طراحی سیستم های دیجیتال متداول عملی نباشد . بنابراین آی سی های منطقی NMOSبرخلاف CMOSو TTLدر بازار موجود نیستند.

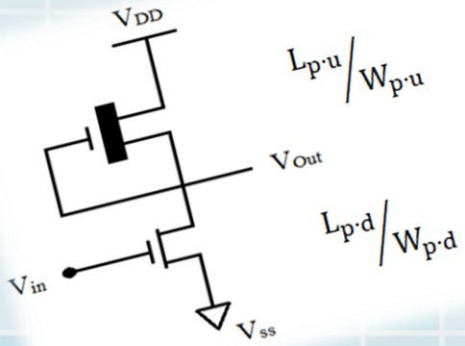
مقاومت های بالابر و پایین بر :

مقاومت بالابر

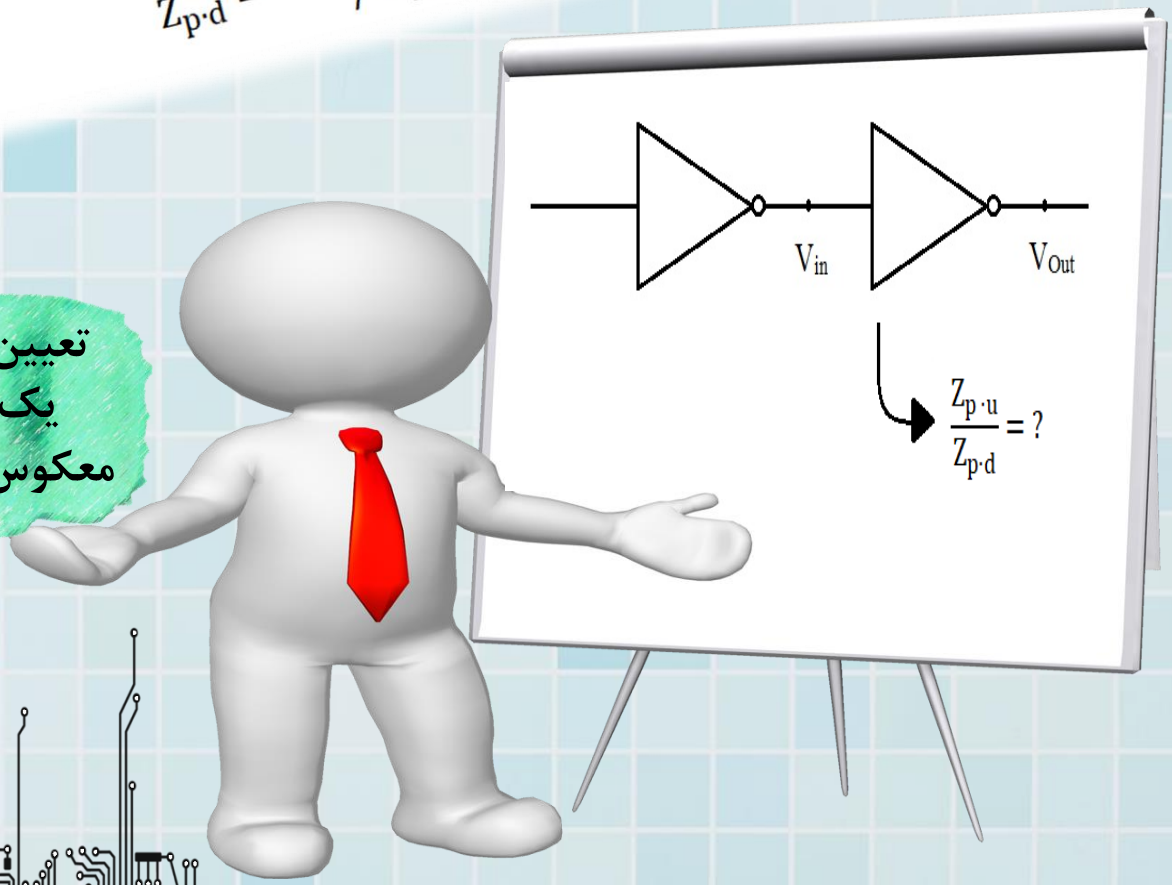
$$Z_{p\cdot u} = L_{p\cdot u} / W_{p\cdot u}$$

مقاومت پایین‌بر

$$Z_{p\cdot d} = L_{p\cdot d} / W_{p\cdot d}$$



تعیین نسبت مقاومت بالابر به پایین بر در یک معکوس کننده هنگامی که توسط معکوس کننده ی دیگری تحریک شده باشد



دانشگاه فنی و حرفه‌ای
دختران میبد

در شکل اسلاید قبل نسبت مقاومت‌های بالابر به پایین‌بر را برای معکوس‌کننده‌ی دوم به گونه‌ای به دست آورید که $V_{in} = V_{out} = V_{inv}$ باشد . ($V_{td} = 0.6V_{DD}$, $V_t = 0.2V_{DD}$)

در ناحیه اشباع : $I_{ds} = K \cdot \frac{W}{L} \frac{(V_{gs} - V_t)^2}{2}$

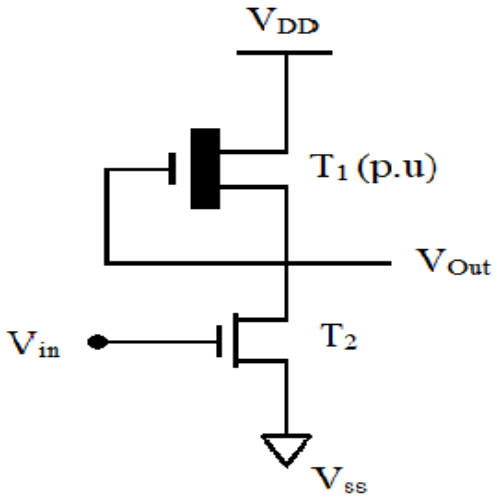
$V_{in} = V_{out} = V_{inv}$ ⇨ هر دو ترانزیستور در ناحیه‌ی اشباع به سر می‌برند .

$T_1 : V_{gs1} = 0 , V_t = V_{td}$

$I_{ds1} = K \cdot \frac{W_{p\cdot u}}{L_{p\cdot u}} \cdot \frac{(0 - V_t)^2}{2}$

$T_2 : V_{gs2} = V_{in} , V_t$

$I_{ds2} = K \cdot \frac{W_{p\cdot d}}{L_{p\cdot d}} \cdot \frac{(V_{in} - V_t)^2}{2}$



$I_{ds1} = I_{ds2}$

$$\Rightarrow \frac{1}{Z_{p\cdot u}} (0\cdot 6V_{DD})^2 = \frac{1}{Z_{p\cdot d}} (0\cdot 5V_{DD} - 0\cdot 2V_{DD})^2 \Rightarrow \boxed{\frac{Z_{p\cdot u}}{Z_{p\cdot d}} = 4}$$

$0.6 \times 0\cdot 6V_{DD}^2$ $\qquad$ $0\cdot 09V_{DD}^2$

برما شکیبایی و دانش است　　ز دانش روان ها پر از رامش است

شکیبایی از ما نشاید ستد　　نه کس راز دانش رسد نیز بد

(فردوسی)

شاد و پیروز باشید